

Widora Bit Datasheet V0.4



Widora Bit系列是一款基于联发科MT7688AN的核心板模块，提供多种配置，引出MT7688AN的所有接口，方便二次开发。

图片仅供参考

产品命名：Widora BIT16CY

品牌：Widora

型号字段：

1-3、代表系列。BIT：MT7688AN核心模块

4-5、FLASH大小。16:16MB, 32:32MB, 08:8MB

6、RAM大小。A: 32MB, B: 64MB, C: 128MB, D: 256MB

7、代表连接方式。Y: 邮票半孔方式, C: 板对板连接器方式, H: 排针, M: 金手指方式

质检标签：

1、模块在焊接厂质检完（包括通电测试、所有IO测试、WIFI信号校准后，贴绿色小圆标签）。

2、模块在我手里复检，会烧录Widora提供的openwrt固件。

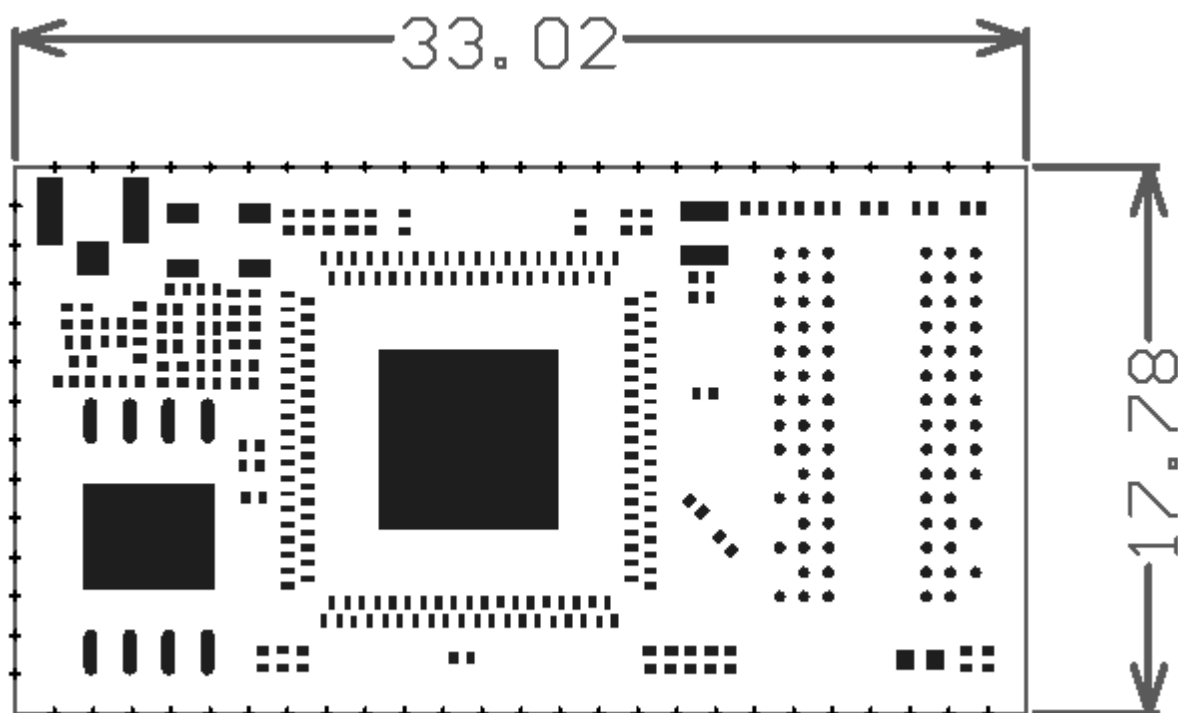
3、整批模块外包装袋不再有质检标示。

技术参数：

协议与接口标准	
WiFi标准	IEEE 802.11b/g/n
Ethernet接口	1-5个10M/100M自适应
USB2.0	1路
SDIO	1路
SPI	1路
I2C	1路
I2S	1路
UART	3路
PWM	4路
GPIO口	8路及以上
内存容量范围	
外挂Flash (7688)	8MB、16MB、32MB
运行内存 (7688)	DDR2: 64MB、128MB

WIFI射频参数 (典型值)	
工作频率	2.4GHz ISM Band
IPEX端子发射功率	16.5dbm±1dBm
信道	1-14
无线校准	已校准
供电要求 (典型值)	
电源输入	DC: 3.3V±0.2V
空载运行电流	170±50mA
供电电流要求	800mA以上
工作条件	
工作温度	-20°C to +55°C
储存温度	-20°C to +80°C
物理规格 (典型值)	
尺寸	33.02*17.7mm

机械尺寸:



引脚定义:

引脚	功能	电器特性	说明
A1	I2S_SDI	I	I2S数据输入端
A2	I2S_SDO	O	I2S数据输出端
A3	I2S_WS	O	I2S声道选择, 0: 左声道, 1: 右声道
A4	I2S_CLK	O	I2S数据位时钟
A5	I2C_SCLK	O	I2C总线时钟
A6	I2C_SD	I/O	I2C总线数据
A7	VDD_FLASH	I	FLASH独立供电端, 3.3V
A8	SPI_CS1	O	SPI总线片选信号1
A9	SPI_CLK	O	SPI总线时钟信号
A10	SPI_MISO	I	SPI总线数据主入从出
A11	SPI_MOSI	O	SPI总线数据主出从入
A12	SPI_CS0	O	SPI总线片选信号0

A13	GPIO_O	I/O	通用输入输出口，实际为GPIO11
B1	UART_TXD0	O	串口0数据输出
B2	UART_RXD0	I	串口0数据输入
B3	RXI_P	A	PORT0网络信号接收正
B4	RXI_N	A	PORT0网络信号接收负
B5	TXO_P	A	PORT0网络信号发送正
B6	TXO_N	A	PORT0网络信号发送负
B7	GPIO14/TXO_P	I/O	通用输入输出口/PORT1网络信号发送正
B8	GPIO15/TXO_N	I/O	通用输入输出口/PORT1网络信号发送负
B9	GPIO16/RXI_P	I/O	通用输入输出口/PORT1网络信号接收正
B10	GPIO17/RXI_N	I/O	通用输入输出口/PORT1网络信号接收负
B11	PWM_CH0	O	PWM通道0
B12	PWM_CH1	O	PWM通道1
B13	TXD2/PWM2	O	串口2数据发送/PWM通道2
B14	RXD2/PWM3	I/O	串口2数据接收/PWM通道3
B15	SD_WP	I	写保护，1：写保护，0：未写保护
B16	SD_CD	I	插卡检测，1：无TF卡；0：有TF卡
B17	SD_D1	I/O	SDIO数据1
B18	SD_D0	I/O	SDIO数据0
B19	SD_CLK	O	SDIO时钟
B20	SD_CMD	O	SDIO命令
B21	SD_D3	I/O	SDIO数据3
B22	SD_D2	I/O	SDIO数据2
B23	GND	P	电路地
B24	UD_P	I/O	USB数据正
B25	UD_N	I/O	USB数据负
C1	GND	P	电路地

C2	RF	A	射频输出信号
C3	GND	P	电路地
C4	GND	P	电路地
C5	UART_RXD1	I	串口1数据接收
C6	UART_TXD1	O	串口1数据发送
C7	WLED_N	O	WIFI LED, 低有效
C8	LINK0	O	PORT0 LED, 低有效
C9	GPIO42/LINK1	I/O	通用输入输出口/PORT1 LED, 低有效
C10	GPIO41/LINK2	I/O	通用输入输出口/PORT2 LED, 低有效
C11	PCIE_CKPO	O	PCIE总线时钟输出正
C12	PCIE_CKN0	O	PCIE总线时钟输出负
C13	PCIE_RXN0	I	PCIE总线数据接收负
C14	PCIE_RXP0	I	PCIE总线数据接收正
C15	PCIE_TXP0	O	PCIE总线数据发送正
C16	PCIE_TXN0	O	PCIE总线数据发送负
C17	3.3VD	P	3.3V电源
C18	GND	P	电路地
C19	GPIO40/LINK3	I/O	通用输入输出口/PORT3 LED, 低有效
C20	GPIO39/LINK4	I/O	通用输入输出口/PORT4 LED, 低有效
C21	CPURST_N	I	CPU复位输入, 低有效
C22	WPS_RST_PBC	I	用户按键, WPS输入信号。
C23	REF_CLK	O	基准时钟输出, 默认12MHz
C24	PERST_N	O	PCIE复位输出端
C25	GND	P	电路地

备注:

I: 输入

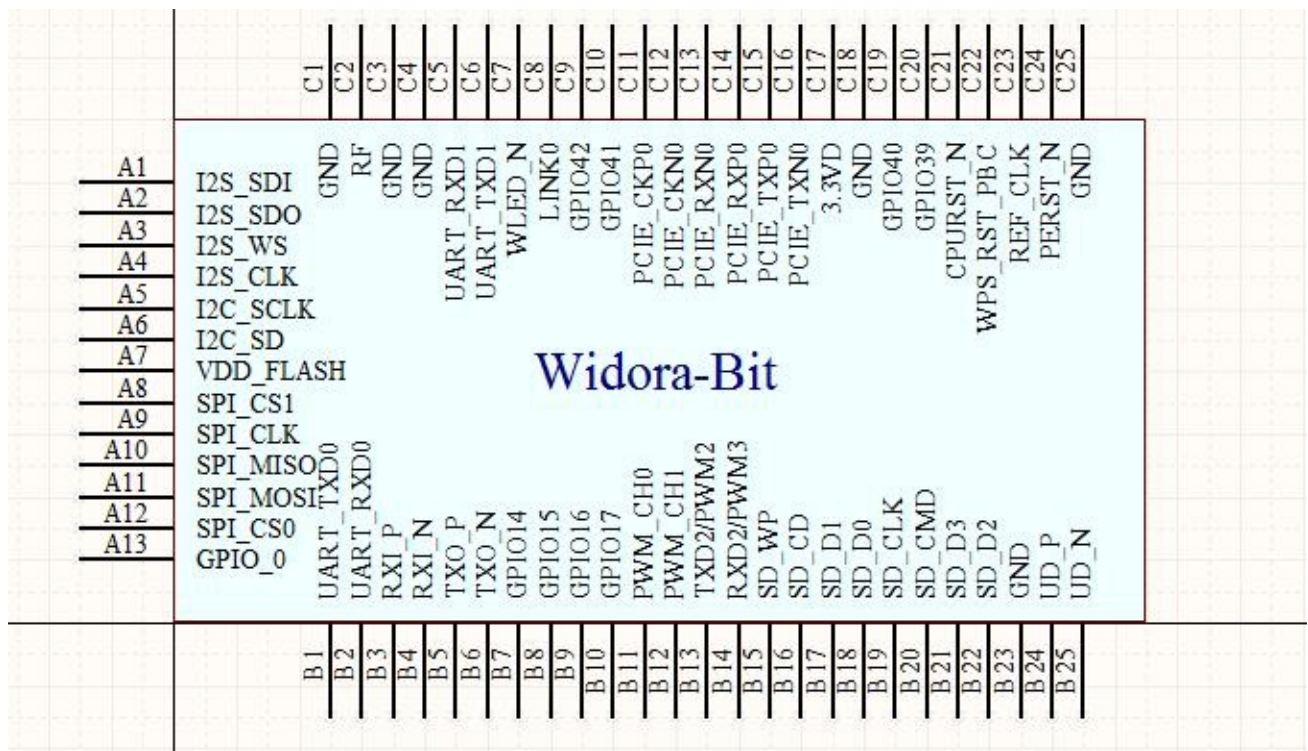
O: 输出

A: 模拟信号

P: 电源或地

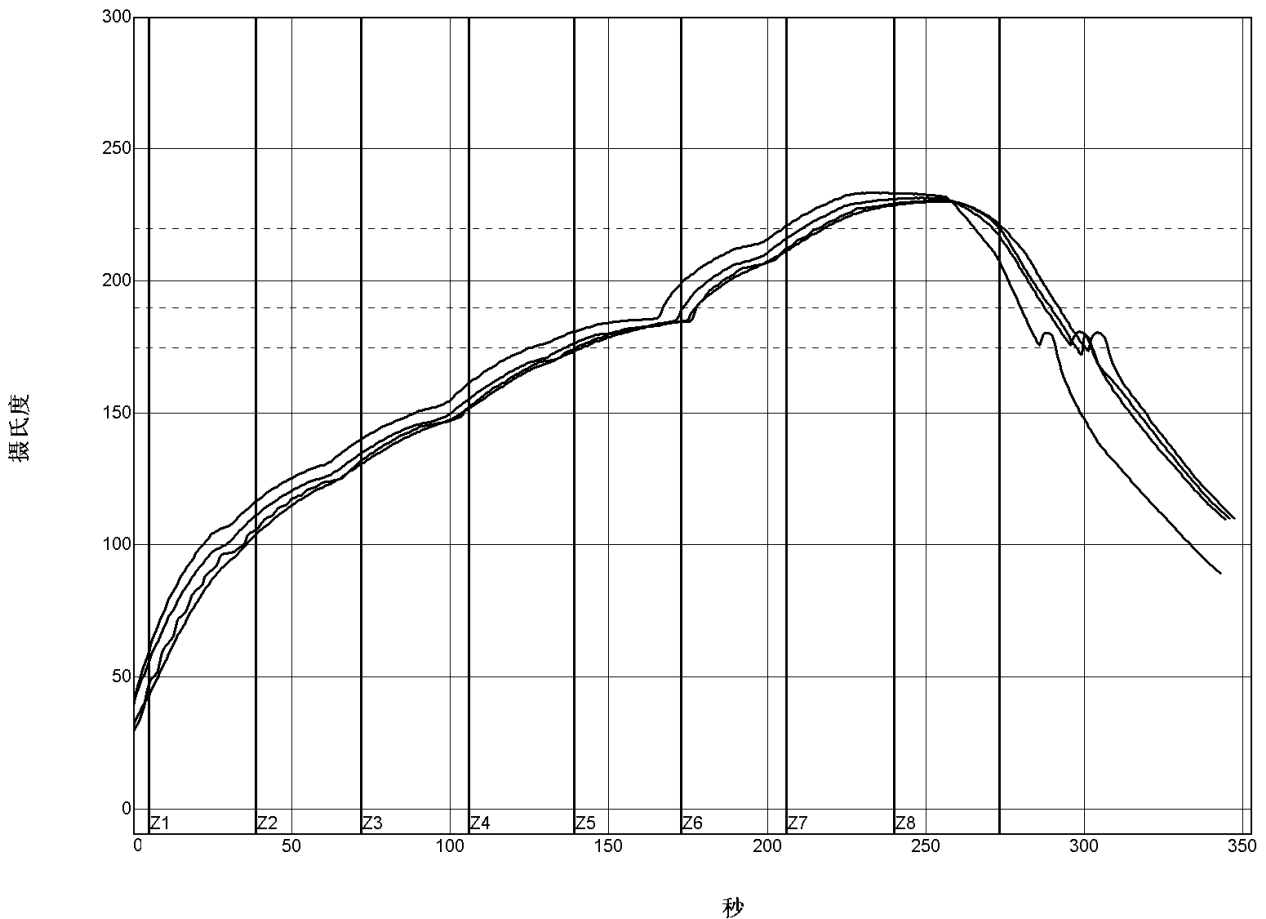
红色: 和芯片启动相关, 外部不可上下拉, 不可接驱动源。

引脚分布:



BIT模块二次回流焊接温度曲线：（回流焊接温度不适可能导致BIT模块损坏！）

温度设置 (摄氏度)								
温区	1	2	3	4	5	6	7	8
上温区	125	135	155	185	195	225	240	230
下温区	125	135	155	185	195	225	240	230
传送带速度 (公分/分):	70.0							

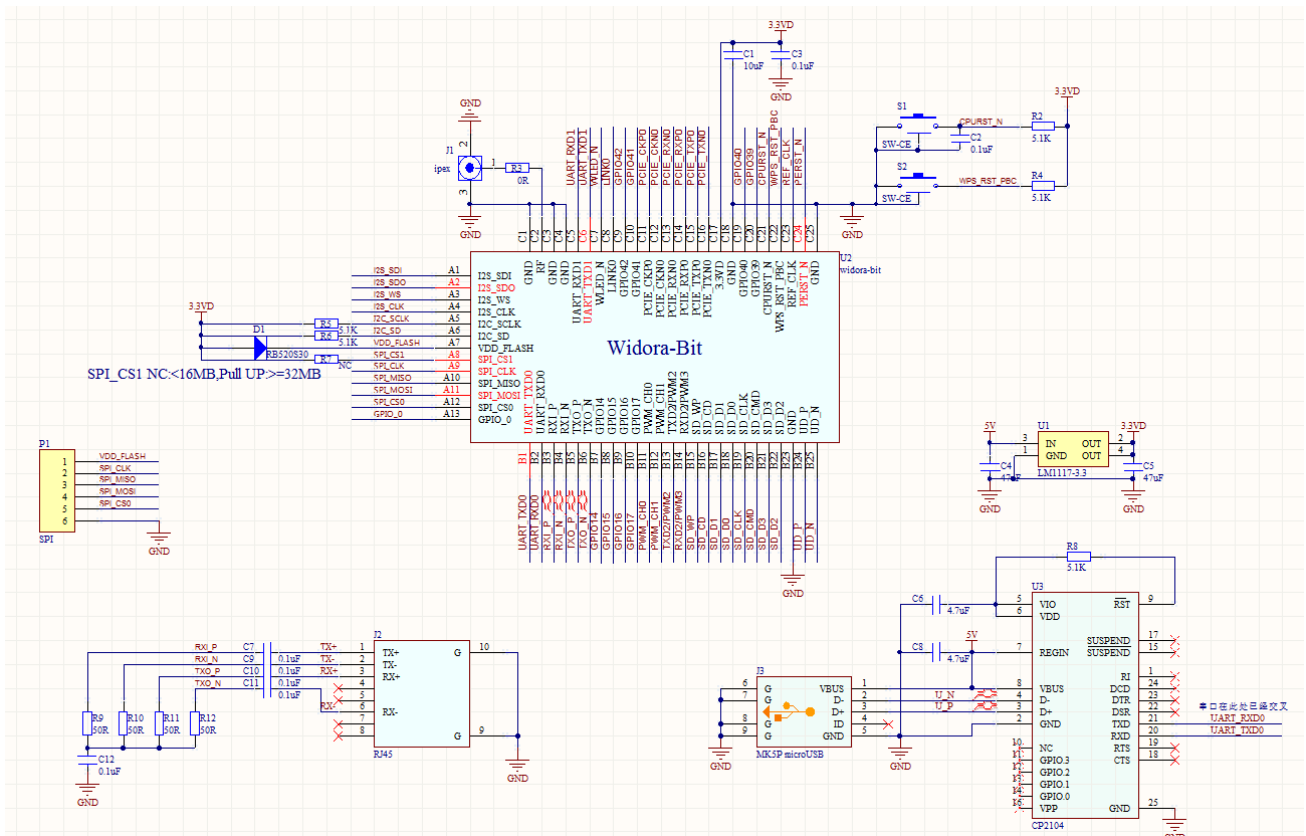


PWI= 94%	恒温时间175至190C		回流时间 /220C		最高温度	
<TC2>	35.53	-82%	55.58	-72%	230.28	-94%
<TC3>	37.66	-74%	58.66	-57%	230.56	-89%
<TC4>	41.52	-62%	60.63	-47%	233.62	-28%
<TC5>	37.07	-76%	60.44	-48%	231.67	-67%
温差	5.99		5.05		3.34	

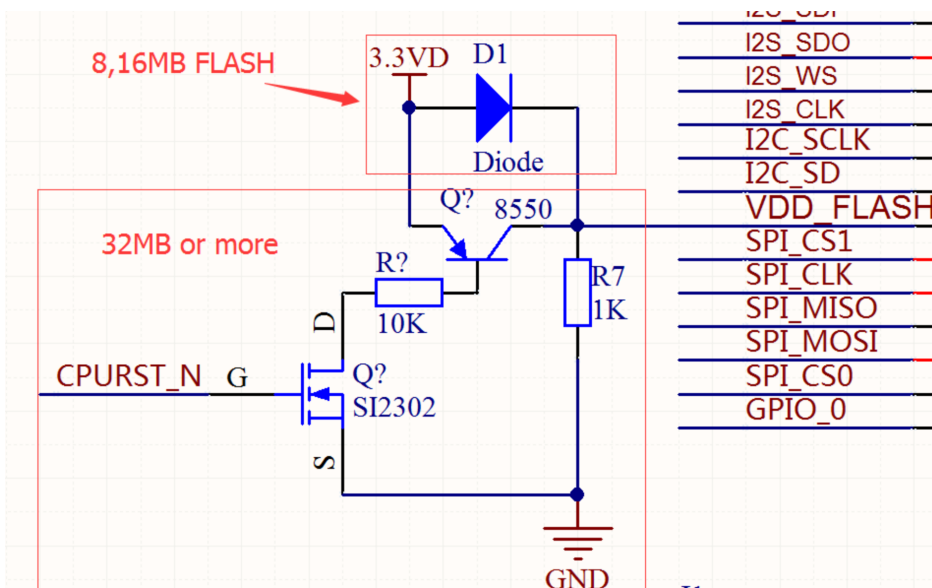
制程界限:

锡膏: System Default for Reflow			
统计名称	最低界限	最高界限	单位
恒温时间175-190摄氏度	30	90	秒
回流以上时间 - 220摄氏度	50	90	秒
最高温度	230	240	度 摄氏度

最小系统设计推荐电路：



要点1： VDD_FLASH引脚，如需要免焊FLASH刷机功能，情况A：如果核心版仅需要16MB及以下存储，只需要3.3V经过一个低Vf二极管供电即可，例如RB520S30。情况B：如果核心版打算兼容任意FLASH存储，则按照如下电路，将二极管D1替换为下面红框的四只器件，MOS管的G连接复位信号端。



要点2: 所有红色的PIN，外部不可上下拉，以免影响启动。尤其是I2S_SDO和UART_TXD0。

要点3: MT7688的网络PHY为电压输出型，如果连接网络变压器，中心抽头仅对地0.1uF电容即可。

要点4: WPS为用户按键，默认出厂Uboot启动会检测此引脚电平，原理设计请上拉到3.3V。

要点5: 电源处，需要一个10uF去耦电容，布局时尽量靠近核心版的C17引脚。

要点6: RF跳线电阻要紧挨C2引脚，可确保仅使用I-PEX端子时获得最佳性能。